

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 58200170
PUBLICATION DATE : 21-11-83

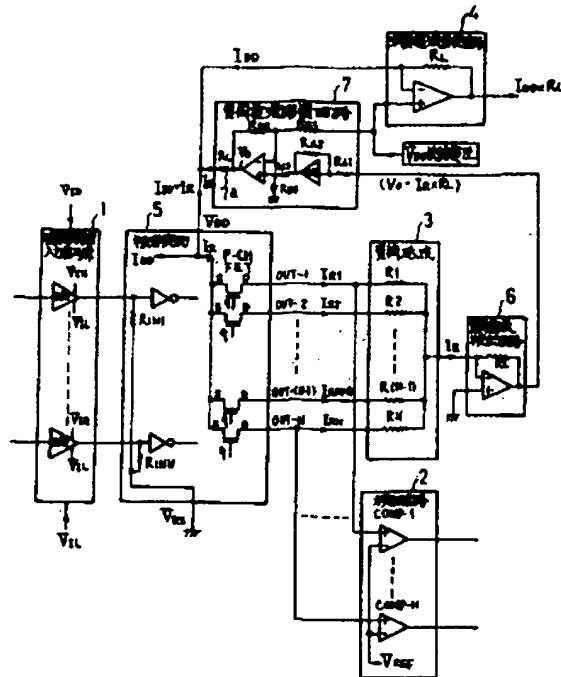
APPLICATION DATE : 17-05-82
APPLICATION NUMBER : 57081606

APPLICANT : OKI ELECTRIC IND CO LTD;

INVENTOR : UCHIYAMA IWAO;

INT.CL. : G01R 31/00 G01R 31/28

TITLE : CURRENT CONSUMPTION
MEASURING CIRCUIT



ABSTRACT : PURPOSE: To eliminate complicated calculation for correction while improving the measuring accuracy and the frequency response by automatically performing a calculation for correction of a load current of an object to be measured by a circuit function.

CONSTITUTION: An internal logic operation is performed for an object 5 to be measured based on binary-coded logic signals from a signal source 1 and the results are outputted. The output is applied to a detection circuit 2 and compared with the expected value thereof. Here, as the output of the object 5 goes to 'H', currents $IR_1 \sim IR_N$ flow through a load resistance 3. Output voltage V_0 of a load current detection circuit 6 and a reference voltage for the object 5 are supplied to the input of a load current correction circuit 7 and the output thereof provides a voltage V_S higher by a voltage generated of the circuit 6 than the reference voltage. As a result, the load currents $IR_1 \sim IR_N$ are cancelled out with current from the circuit 7 keeping the load current from flowing through a current consumption measuring circuit 4 and instead, only the current consumed in the object 5 being measured is supplied thereby assuring a highly accurate measurement.

COPYRIGHT: (C)1983,JPO&Japio

Rest Available Com

THIS PAGE BLANK (USPTO)

Best Available Copy

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭58-200170

⑪ Int. Cl.³
G 01 R 31/00
31/28

識別記号

庁内整理番号
7807-2G
7807-2G

⑬ 公開 昭和58年(1983)11月21日

発明の数 1
審査請求 未請求

(全 5 頁)

⑭ 消費電流測定回路

号沖電気工業株式会社内

⑯ 出 願 人 沖電気工業株式会社
東京都港区虎ノ門1丁目7番12号

⑰ 特 願 昭57-81606

⑱ 出 願 昭57(1982)5月17日

⑲ 発 明 者 内山巖
東京都港区虎ノ門1丁目7番12

⑳ 代 理 人 弁理士 山本恵一

明 細 書

1. 発明の名称

消費電流測定回路

2. 特許請求の範囲

電源供給端子(V_{DD})より電流の供給を受け、入力信号に従って行つた処理の結果を負荷に出力する被測定回路(5)の、電源供給端子よりの流入電流と負荷への流出電流(I_R)の差である消費電流を測定する回路において、負荷電流(I_R)と所定の値(I_{RL})との積に対応する電圧(V_0)を発生する負荷電流検出回路(6)と、該電圧(V_0)と供給電源電圧(V_{DD})との和又は差に対応する電圧を抵抗(R_L)を介して前記電源供給端子に提供することにより供給電流から負荷電流(I_R)を補償する負荷電流補償回路と、供給電源から電源供給端子に供給する電流のうち前記負荷電流補償回路により補償された値を差し引いた電流を計測する消費電流測定回路とを有することを特徴とする消費電流測定回路。

3. 発明の詳細な説明

(技術分野)

本発明は簡単な回路構成で、電気回路の機能試験時の被測定物内部で消費する電源電流の測定をする回路に関するものである。

(背景技術)

従来の機能試験時の消費電流の測定回路図を第1図に示す。第1図において、1は機能試験用入力信号源、2はコンパレータ回路による機能検出回路、3は機能試験時の負荷抵抗 $R_1 \sim R_N$ 、4は演算増幅器による消費電流測定回路、5は被測定物の如く構成されており、電気回路特にICなどの被測定物5は機能試験用入力信号源1より出力される“H”又は“L”レベルの論理信号入力に対して、内部論理動作を行ない、その結果を出力端子OUT-1~OUT-Nに出力する。そしてこれら出力端子には、各々 $R_1 \sim R_N$ の負荷抵抗3および検出回路2が接続され、出力レベルが“H”の時は $R_1 \sim R_N$ を通して、 $I_{R1} \sim I_{RN}$ なる負荷電流がGNDへ流れる。出力レベルが“L”の時には、各々 $I_{RL1} \sim I_{RLN}$ の出力OFFリーフ電流のみではば零となる。又この時検出回路2は、各出力端子

の出力レベルが期待値と一致するか否かを常時監視している。

消費電流測定回路4は、被測定物5の V_{DD} 端子に接続され被測定物内部で消費される電流 I_{DD} および出力電流として外部負荷へ流出する $I_{R1} \sim I_{RN}$ の総合計が I_0 として計測される。

$$I_0 = DUT(\text{被測定物}) \text{の消費電流} + \text{負荷電流} \\ = I_{DD} + I_{R1} \sim I_{RN} = I_{DD} + I_R$$

この総合電流の中の負荷電流 I_R の値は、外部負荷抵抗の大きさおよび“H”出力端子の数等の変化により、その都度変動する。従つて、従来の消費電流測定方法では常時外部負荷回路への電流分を含んだ形で測定しかできないことになる。従つて、精度良く測定を行なうためには負荷抵抗の値および“H”出力端子の数等の計算を常時行ない、補正作業を要するといった欠点があつた。

(発明の課題)

本発明は、従来の消費電流測定の欠点である外部負荷による影響を複雑な計算による補正作業を要するといった欠点を除去するため、自動補正回

路、5は被測定物、6は演算増幅器による負荷電流検出回路、7は演算増幅器による負荷電流補償回路である。

次にこれら各回路の相互接続および動作について説明する。被測定物5の入力端子は機能試験入力信号源1に接続され、出力端子は負荷抵抗3および検出回路2へ接続される。 V_{DD} 端子は消費電流測定回路4および負荷電流補償回路7が接続される。負荷抵抗3の片側は全て短絡し、0Vを基準レベルとする負荷電流検出回路6の入力端子に接続される。負荷電流検出回路6の出力端子は負荷電流補償回路7の入力に接続する。被測定物5の出力は機能試験入力信号源1より出力される“H”又は“L”レベルの論理信号に基づき、内部論理動作を行ないその結果を出力端子に“H”又は“L”レベルとして出力される。検出回路2は、この出力の“H”、“L”を機能試験中は常時監視して、期待値と比較し、判断処理を行なう。この時負荷抵抗3には、被測定物5の出力が“H”レベルになると $I_{R1} \sim I_{RN}$ の電流が流れる。負荷電流

特開昭58-200170(2)

路を付加した測定回路を提供するもので、その特徴は、電源供給端子(V_{DD})より電流の供給を受け、入力信号に従つて行つた処理の結果を負荷に出力する被測定回路(5)の、電源供給端子よりの流入電流と負荷への流出電流(I_R)の差である消費電流を測定する回路において、負荷電流(I_R)と所定の値(R_L)との積に対応する電圧(V_0)を発生する負荷電流検出回路(6)と、該電圧(V_0)と供給電源電圧(V_{DD})との和又は差に対応する電圧を抵抗(R_L)を介して前記電源供給端子に提供することにより供給電流から負荷電流(I_R)を補償する負荷電流補償回路と、供給電源から電源供給端子に供給する電流のうち前記負荷電流補償回路により補償された値を差し引いた電流を計測する消費電流測定回路とを有するとき消費電流測定回路にある。

(発明の構成および作用)

第2図は本発明の一実施例であつて、1は機能試験用入力信号源、2はコンパレータ回路による機能試験検出回路、3は機能試験時の負荷抵抗 $R_1 \sim R_N$ 、4は演算増幅器による消費電流測定回

検出回路6は、電流-電圧変換回路又はケルビン方式による電流検出回路を使用することにより容易に実現できる。負荷電流補償回路7は、演算増幅器を使用した反転増幅器および差動増幅器を組合せた回路により実現できる。他は全て従来の測定回路で第1図で説明したものと同一である。この $I_{R1} \sim I_{RN}$ の電流は0Vを基準レベルとした負荷電流検出回路の電流検出抵抗 R_L を通して流れるため検出抵抗の両端に

$V_0 = -(I_{R1} + I_{R2} + \dots + I_{RN}) \times R_L [V]$ の電圧降下を生じる。負荷電流補償回路7の入力には、負荷電流検出回路6の出力電圧 V_0 と、被測定物5の V_{DD} 端子に供給する電圧の基準電圧の2つが印加され、この2つの電圧を加算あるいは減算させることにより、常に V_{DD} 供給電圧より負荷電流検出回路6で発生する電圧分だけ高い電圧 V_S が発生する。この電圧 V_S を負荷電流検出回路6で使用する検出抵抗 R_L と同じ値の抵抗7aを介して被測定物5の V_{DD} 端子に接続することにより、被測定物5の出力端子より流出する負荷電流($I_{R1} \sim$

特開昭58-200170(3)

I_{RN})は、負荷電流補償回路7より全く同じ値の電流が供給され、見掛け上キャンセルされることになり、消費電流測定回路4には負荷電流は流れないため、被測定物5の内部で消費する電流のみを供給することになり、精度良く消費電流測定が行なえる。

以上説明したように第1の実施例では、被測定物5の出力端子より流出する負荷電流の補正計算が負荷電流検出回路および補償回路の働きにより自動的に供給されることから、下記に示す様な利点がある。

1. 複雑な補正計算が不要。
2. DUTの消費電流と負荷流出電流が無関係になるため精度良く測定ができる。
3. 外部負荷抵抗は被測定物の出力端子の駆動能力で制限された値まで下げられるため、周波数応答性が良くなる。
4. 被測定物の出力端子数は、測定の制限条件にならない。

第1の実施例では被測定物としてP-CH, FET

によるオープンドレイン出力形式で説明してあるが、外部負荷抵抗を通して、出力端子より流出電流が有る場合は負荷電流検出および補償回路の働きにより電流補正効果が生ずる。

- (1) PNPトランジスタのオープンコレクタ出力の場合を第3図に示す。
- (2) N-CH, FETによるソースホロウ出力の場合を第4図に示す。
- (3) NPNトランジスタによるエミッタホロウ出力の場合を第5図に示す。

又前述の実施例では消費電流測定回路および負荷電流検出回路として、電流-電圧変換回路を使用しているが、ケルビン方式による電流センス方式でも同様の効果が生ずる。この例を第6図に示す。第3図～第6図の実施例は被測定物の出力形態の相違のみで他は全て同じものである。

(発明の効果)

本発明は負荷電流補償回路を有しているので、外部負荷に流出する電流の補償が自動的に行なえる利点があり、被測定物の出力端子の数および負

荷抵抗の大小等の制限が大幅に緩和するので機能試験時の消費電流測定に利用することができる。

4. 図面の簡単な説明

第1図は従来の消費電流測定方法による回路図、第2図は本発明の測定方法による第1の実施例の回路図、第3図、第4図、第5図および第6図は本発明による他の実施例の回路図である。

- 1…機能試験用入力信号源
- 2…コンパレータ回路による機能検出回路
- 3…機能試験時の負荷抵抗 $R_1 \sim R_N$
- 4…演算増幅器による消費電流測定回路
- 5…被測定物
- 6…演算増幅器による負荷電流検出回路
- 7…演算増幅器による負荷電流補償回路

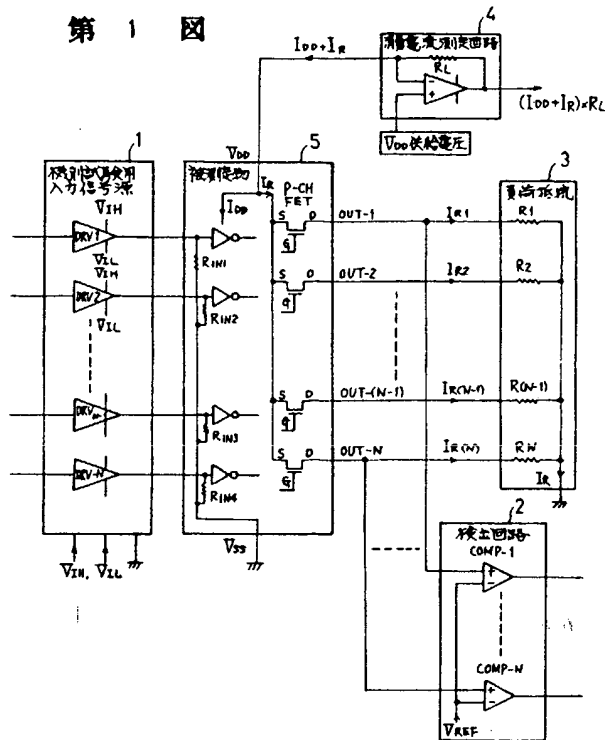
特 許 出 願 人

沖 電 気 工 業 株 式 会 社

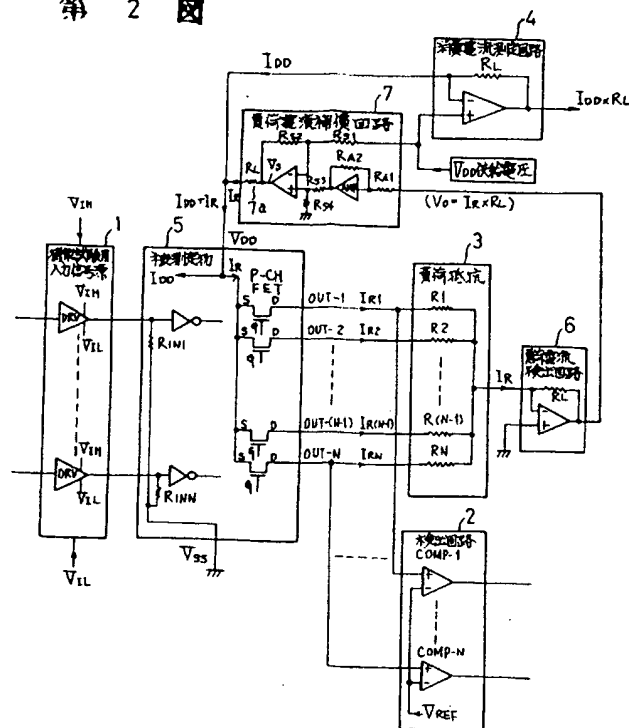
特 許 出 願 代 理 人

井 理 士 山 本 恵 一

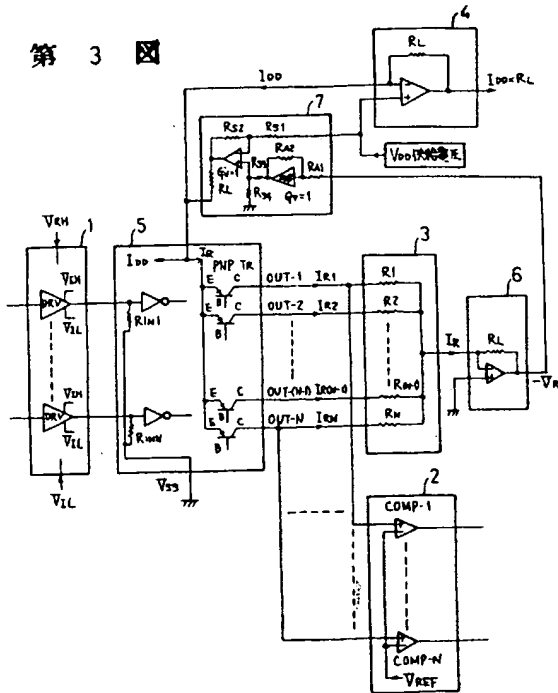
第 1 図



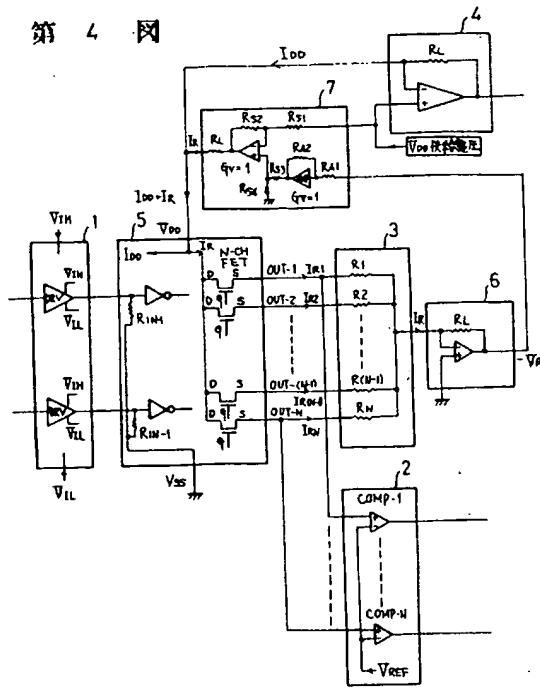
第 2 図



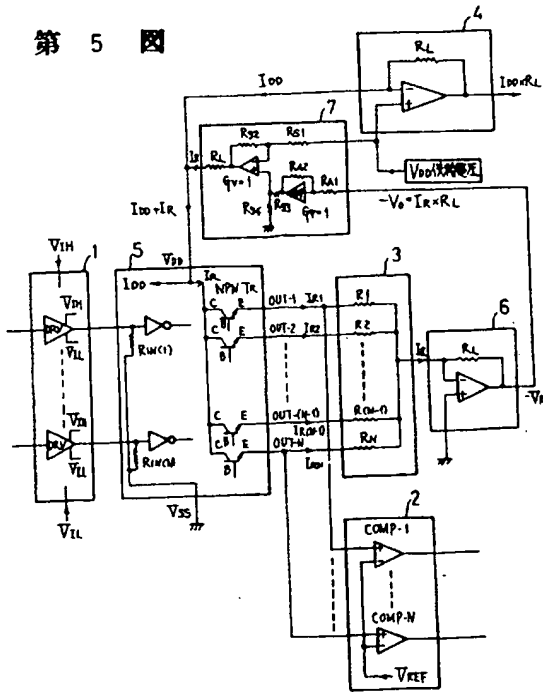
第 3 図



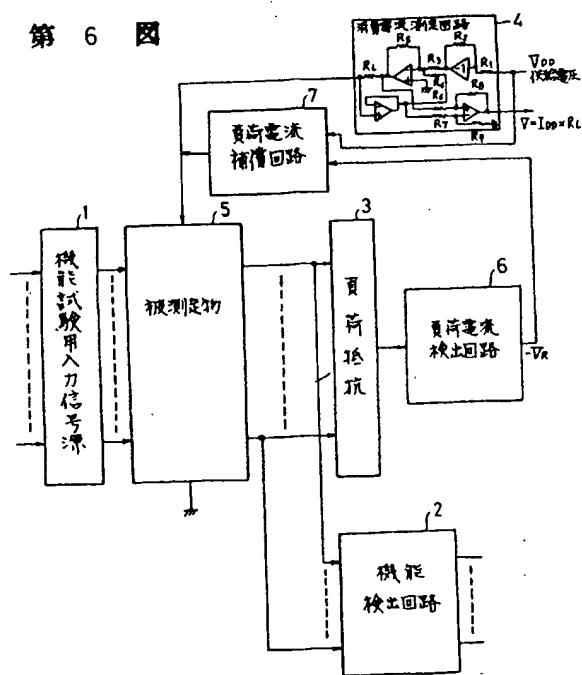
第 4 図



第 5 図



第 6 図



THIS PAGE BLANK (USPTO)